PATENT 8733D-7153

Express Mail Label No. EI 914 543 681 US

Art Unit: NOT ASSIGNED

Examiner: NOT ASSIGNED

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

LEE, Hyun Chang

Serial No: NOT ASSIGNED

Filed:

December 14, 1998

For:

ACTIVE MATRIX LIQUID

CRYSTAL DISPLAY

CERTIFIED COPY OF TRANSMITTAL OF PRIORITY DOCUMENT PRIORITY DOCUMENT

Box PATENT APPLICATION Assistant Commissioner for Patents Washington, D.C. 20231

Dear Sir:

Rule 55.

Enclosed herewith is a certified copy of Korean patent application No. 1998-38842 which was filed September 19, 1998, from which priority is claimed under 35 U.S.C. § 119 and

Best Available Copy

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

LOEB & LOEB LLP

Date: December 14, 1998

Jonathan Y. Kang

Registration No. 38,199

Attorney for Applicant(s)

10100 Santa Monica Blvd., 22nd Floor Los Angeles, California 90067-4164

Telephone: 310-282-2000 Facsimile: 310-282-2192





한민국특 KOREAN INDUSTRIAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Industrial Property Office.

Best Available Copy

1998년 특허출원 제38842호

Application Number

: 1998년 9월 19일 CERTIFIED COPY OF

Date of Application

PRIORITY DOCUMENT

엘지전자주식회사

Applicant(s)



COMMISSIONER



특허출원서

【출원번호】98-038842 【출원일자】1998/09/19 【발명의 국문명칭】 액티브 매트릭스 액정표시장치 【발명의 영문명칭】 Active Matrix Liquid Crystal Display 【출원인】 【국문명칭】 엘지전자 주식회사 【영문명칭】 LG ELECTRONICS INC. 【대표자】 구자홍 【출원인코드】 11006955 【출원인구분】 국내상법상법인 【전화번호】 02-526-4724 【우편번호】 150-721 【주소】 서울특별시 영등포구 여의도동 20번지 【국적】 KR 【대리인】 【성명】 김영호 【대리인코드】 A374 【전화번호】 02-555-5654 【우편번호】 135-080 【주소】 서울특별시 강남구 역삼동 649-4 【발명자】 【국문성명】 이현창 【영문성명】 LEE, Hyun Chang 【주민등록번호】 680105-1042519 【우편번호】 730-040 【주소】 경상북도 구미시 형곡동 146 풍림아파트 101동 603호 【국적】 KR 【취지】 특허법 제42조의 규정에 의하여 위와 같이 출원합니다. [[] [] 인 김영호 (인) 【수신처】 특허청장 귀하 【수수료】 【기본출원료】 20 면 29,000 원 【가산출원료】 12 면 12,000 원 【우선권주장료】 0 건 0 원 【심사청구료】 0 항 0 원 【합계】 41.000 원 【첨부서류】 1. 요약서, 명세서(및 도면) 각 1통 2. 출원서 부본, 요약서, 명세서(및 도면)을 포함하는 FD부본 1통 3. 위임장(및 동 번역문)

【요약서】

[요약]

플리커 및 잔상을 제거함과 아울러 회로구성을 간소화하기에 적합한액정표시 장치가 개시되게 된다.

액정표시장치는 게이트전국 및 제1 전극과 화소전극에 접속되어진 제2 전극을 가지는 스위치 트랜지스터를 각각 포함함과 아울러 매트릭스 형태로 배열되어진 다수의 화소들과; 다수의 트랜지스터들중 하나와 연관되어진 상기 제2 전극에 각각 접속되는 다수의 데이터신호라인들과; 다수의 트랜지스터들중 하나와 연관되어진 게이트전국에 접속되어진 다수의 게이트신호라인들과; 다수의 게이트신호라인들과 접속되고, 제1 및 제2 전압를 입력하고, 그리고 게이트신호라인들이 순차적으로 구동되게끔 제1 및 제2 전압들중 어느 하나를 출력하는 게이트 드라이버를 구비하게된다. 제1 전압이 연속된 게이트신호라인이 활성화되기 전에 변하게 된다.

【대표도】

도 4

【명세서】

【발명의 명칭】

액티브 매트릭스 액정표시장치 (Active Matrix Liquid Crystal Display) 【도면의 간단한 설명】

도1 은 통상의 액정표시장치를 개략적으로 도시하는 도면 이다.

도2a 내지 도2c 는 폴링에지가 완만하게 변하는 스캐닝신호의 파형을 도시하는 도면들 이다.

도3 은 도2b 에 도시된 스캐닝신호를 이용하는 종래의 액정표시장치를 도시하는 도면 이다.

도4 는 본 발명의 실시 예에 따른 액정표시장치를 개략적으로 도시하는 도면이다.

도5 는 본 발명의 다른 실시 예에 따른 액정표시장치를 개략적으로 도시하는 도면이다.

도6 은 도5 에 도시된 주요부분에 대한 출력파형도 이다.

도7 는 본 발명의 또 다른 실시 예에 따른 액정표시장치를 개략적으로 도시 하는 도면 이다.

도8 은 고전위 게이트 전압 및 스캐닝신호의 파형을 도시하는 도면 이다.

도9 는 본 발명의 또 다른 실시 예에 따른 액정표시장치를 개략적으로 도시 하는 도면이다.

도10 은 본 발명의 또 다른 실시 예에 따른 액정표시장치를 개략적으로 도시

한다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

본 발명은 액티브 매트릭스 액정표시장치 (Active Matrix Liquid Crystal Display)에 관한 것으로, 특히 액정으로 구성된 화소에 접속되어진 트랜지스터에 게이트 필스를 공급하는 수단을 구비하는 액티브 매트릭스 액정표시장치에 관한 것이다.

통상의 액티브 매트릭스 액정표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이러한 액정표시장치는 도1 에 도시된 바와 같이 액정패널(10) 상의 신호라인들(SL1내지SLm)을 구동하는 데이터 드라이버(12)와, 액정패널(10) 상의 게이트라인들(GL1내지GLn)을 구동하기 위한 게이트 드라이버(14)를 구비하게 된다. 액정패널(10)에는 신호라인(SL) 및 게이트라인(GL)에 접속되는 화소들(11)이 액티브 매트릭스 형태로 배열되게 된다. 화소들(11) 각각은 신호라인(SL)으로부터의 데이터 전압신호(DVS)에 응답하여 투과광량을 조절하는 액정셀(Clc)과, 게이트라인(GL)으로부터의 스캐닝신호(SCS)에 응답하여 신호라인(SL)으로부터 액정셀(Clc)에 공급될 데이터 전압신호(DVS)를 절환하는 박막 트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)(CMN)로 구성되게 된다. 데이터 드라이버(12)는 게이트라인들(GL1내지GLn)이 순차적으로 구동됨에 따라 신호라인들 (SL1내지SLm) 모두에 데이터 전압신호(DVS)를 공급하게 된다. 한편, 게이트 드라

이버(14)는 스캐닝신호(SCS)를 게이트라인들(GL1내지GLn)에 순차적으로 공급함으로 써 게이트라인들(GL1내지GLn)이 수평동기기간씩 순차적으로 인에이블 되게 한다. 이를 위하여, 제어라인(CL)으로부터의 게이트 스타트 펄스(GSP) 및 게이트 클럭라 인(GCL)으로부터의 게이트 스캔 클럭(GSC)에 응답하는 쉬프트 레지스터(16)와, 쉬 프트 레지스터(16)와 게이트라인들(GL1내지GLn) 사이에 접속되어진 레벨 쉬프터 (18)로 구성되게 된다. 쉬프트 레지스터(16)는 제어라인(CL)으로부터의 게이트 스 타트 펄스(GSC)를 n개의 출력단자(QT1내지QTn)들 어느 한 출력단자쪽으로 출력되게 함과 아울러 게이트 스캔 클럭(GSC)에 응답하여 게이트 스타트 펄스(GSP)를 제1 출 력단자(QT1)로부터 제n 출력단자(QTn)쪽으로 순차적으로 이동시키게 된다. 레벨쉬 프터(18)는 쉬프트 레지스터(16)의 출력신호들의 전압레벨을 쉬프트 시킴으로써 n 개의 스캐닝신호(SCS)가 발생되게 한다. 이를 위하여, 레벨쉬프터(18)는 쉬프트 레지스터(16)의 n개의 출력단자(QT1내지QTn)와 n개의 게이트라인(GL) 사이사이에 각각 접속됨과 아울러 제1 및 제2 전압라인(FVL,SVL)으로부터의 직류 형태의 저전 위 및 고전위 게이트 전압들(Vgl.Vgh)을 공급받는 n개의 인버터(19)로 구성되게 된 인버터(19)는 쉬프트 레지스터(16)의 출력단자(QT)로부터의 논리상태에 따라 다. 저전위 및 고전위 게이트 전압들(Vgl,Vgh)중 어느 하나를 선택적으로 게이트라인 (GL)에 공급하게 된다. 이에 따라, n개의 스캐닝신호들(SCS) 중 어느 하나만이 고 전위 게이트 전압(Vgh)을 가지게 된다. 이 고전위 게이트 전압(Vgh)을 가지는 스 캐닝신호(SCS)를 게이트라인(GL) 으로부터 공급받는 TFT(CMN)가 턴-온(Turn-On) 되 게 되고, TFT(CMN)가 턴-온 되는 기간동안 액정셀(Clc)은 데이터 전압신호(DVS)를 충전하게 된다. 이렇게 액정셀(Clc)에 충전되어진 전압은 TFT(CMN)이 턴-오프 (Turn-off)될 때 떨어지게 되므로 데이터 전압신호(DVS)의 전압 보다 낮아지게 된다. 액정셀에 충전되어진 전압과 데이터 전압신호(DVS)와의 차전압에 해당하는 피드 트로우 전압 (Feed Through Voltage, ⊿Vp)이 발생되게 된다. 이 피드 트로우 전압(⊿Vp)은 TFT(CMN)의 게이트단자와 액정셀(Clc) 사이에 존재하는 기생용량에의해 발생되는 것으로써 액정셀(Clc)의 광 투과 량을 주기적으로 변화시키게 된다.이 결과, 액정패널 상에 표시되는 화상에서 플리커 및 잔상이 발생되게 된다.

이와 같은 피드 트로우 전압(△Vp)을 억압하기 위한 방안으로, 보조 캐페시터(Cst)가 도1 에서와 같이 액정셀(Clc)에 병렬로 접속되기도 한다. 이 보조 캐페시터(Cst)는 TFT(CMN)이 턴-오프 될 때 감소되는 액정셀 전압을 보충함으로써 피드트로우 전압(△Vp)이 수학식 1과 같이 억압되게 한다.

【수학식 1】

$$Vp = \frac{(Von - Voff) \cdot Cgs}{Clc + Cst + Cgs}$$

수학식 1에 있어서, Von 은 TFT(CMS)의 턴-온 시의 게이트라인(GL) 상의 전압이고, Voff 는 TFT(CMN)의 턴-오프시의 게이트라인(GL) 상의 전압이고, 그리고 Cgs 는 TFT(CMN)의 게이트단자와 액정셀 사이에 존재하는 기생 캐패시터의 용량값이다. 수학식 1 에서와 같이, 피드 트로우 전압(△Vp)은 TFT(CMN)의 턴-온 및 턴-오프 시의 게이트 라인(GL) 상의 전압차에 따라 커지게 된다. 이러한 피드 트로우 전압(△Vp)을 충분하게 억압하기 위해서는 보조 캐패시터(Cst)의 용량이 커져야만 한

다. 이는 화소의 개구부가 커지게 되므로 충분한 표시 콘트라스트가 얻어질 수 없게 한다. 이로 인하여, 보조 캐패시터(Cst)에 의해서는 피드 트로우 전압(△Vp)이충분하게 억압되기 곤란하다.

피드 트로우 전압(△Vp)을 억압하기 위한 다른 방법으로는, 스캐닝신호(SCS)의 폴링에지를 완만하게 하는 스캐닝신호 제어방식의 액정표시장치들이 제안되고 있다. 스캐닝신호 제어방식의 액정표시장치에서는, 스캐닝신호(SCS)의 폴링에지가 도2a 에서와 같이 선형 함수, 도2B 에서와 같은 지수함수, 또는 도2C 에서와 같은 램프함수 형태로 변하게 된다. 이러한 스캐닝신호 제어방식의 액정표시장치들은 일본국 특허공개공보 제 1994-110035 호 및 제 1997-258174 호와 미합중국 특허 제 5,587,722 호 등에 개시되어 있다. 그러나, 이들 스캐닝신호 제어방식의 액정표시 장치들에서는 게이트 드라이버의 회로변형 또는 게이트 드라이버와 액정패널 상의각 게이트라인들과의 사이에 위치될 새로운 파형변형회로들을 요구하고 있다.

실제로, 일본국 특허공개공보 제 1994-110035 호에 개시되어진 스캐닝신호 제어방식의 액정표시장치는 도3 에서와 같이 스캐닝 드라이버 셀(20)과 게이트라인 (GL) 사이에 접속되어진 적분기(22)를 가지게 된다. 적분기(22)는 스캐닝 드라이버 셀(20)과 게이트라인(GL) 사이에 접속되어진 저항(R1)과, 게이트라인(GL) 및 기저전압라인(GVL) 사이에 접속되어진 캐패시터(C1)로 구성되게 된다. 이렇게 구성된 적분기(22)는 게이트 드라이버 셀(20)로부터 게이트라인(GL)쪽으로 공급되어질스캐닝신호를 적분함으로써 스캐닝신호(SCS)의 폴링에지가 지수함수의 형태로 변하게 한다. 화소(11)에 포함되어진 TFT(CMN)은 게이트라인(GL)으로부터의 스캐닝신

호(SCS)의 전압이 자신의 문턱전압 이하로 떨어질 때까지 턴-온 되게 된다. 이때, 액정셀(Clc)에 충전되어진 전하가 게이트라인(GL)쪽으로 펌핑되기는 하나 신호라인(SL)으로부터 TFT(CMN)을 경유하는 데이터 전압신호(DVS)에 의하여 충분한 전하가 액정셀(Clc)에 충전되기 때문에 액정셀(Clc)에 충전되어진 전압은 떨어지지않게 된다. 다음으로, 게이트라인(GL)상의 스캐닝신호(SCS)의 전압이 TFT(CMN)의문턱전압 이하로 떨어지는 경우에 게이트라인(GL) 에서의 전압변동량이 최대TFT(CMN)의 문턱전압이므로 액정셀(Clc)로부터 게이트라인(GL)쪽으로 펌핑되는 전하량은 매우 적게 된다. 이 결과, 피드 트로우 전압(△Vp)이 충분하게 억압되게된다.

이상과 같은 스캐닝신호 제어방식의 액정표시장치에서는, 피드 트로우 전압 (△Vp)이 충분하게 억압됨으로써 플리커 및 잔상이 현저하게 줄어들기는 하나, 각 게이트라인 마다 적분기와 같은 파형변형회로가 부가되어야 하므로 회로구성이 대단히 복잡하게 된다. 이와 더불어, 파형변형회로에 의하여 스캐닝신호의 라이징에지 까지도 완만하게 변하기 때문에 액정셀의 충전개시 시점이 지연되게 된다.

【발명이 이루고자 하는 기술적 과제】

따라서, 본 발명의 목적은 플리커 및 잔상을 제거함과 아울러 회로구성을 간소화하기에 적합한 액정표시장치 및 그 구동방법을 제공함에 있다.

【발명의 구성 및 작용】

상기 목적을 달성하기 위하여, 본 발명에 따른 액정표시장치는 게이트전극 및 제1 전극과 화소전극에 접속되어진 제2 전극을 가지는 스위치 트랜지스터를 각 각 포함함과 아울러 매트릭스 형태로 배열되어진 다수의 화소들과; 다수의 트랜지스터들중 하나와 연관되어진 제2 전국에 각각 접속되는 다수의 데이터신호라인들과; 다수의 트랜지스터들중 하나와 연관되어진 게이트전국에 접속되어진 다수의 게이트신호라인들과; 다수의 게이트신호라인들과 접속되고, 제1 및 제2 전압를 입력하고, 그리고 게이트신호라인들이 순차적으로 구동되게끔 제1 및 제2 전압들중 어느 하나를 출력하는 게이트 드라이버를 구비하게 된다. 제1 전압이 연속된 게이트신호라인이 활성화되기 전에 변하게 된다.

본 발명에 따른 액정표시장치 구동방법은 제1 전압과 주기적으로 변하는 제2 전압을 입력하는 단계와; 스위치소자를 경유하여 게이트라인에 제2 전압을 공급하는 단계와; 스위치소자를 경유하여 게이트라인에 상기 제1 전압을 공급하는 단계를 포함하게 된다. 스위치소자는 쉬프트레지스터에 의해 제어되고 더불어 제2 전압의 최소값이 제1 전압의 최대값 보다 높게 설정된다.

상기 목적 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면을 참조한 실 시 예에 대한 상세한 설명을 통하여 명백하게 드러나게 될 것이다.

이하, 본 발명의 실시 예를 첨부한 도4 내지 도10 를 참조하여 상세히 설명 하기로 한다.

도4를 참조하면, 액정패널(30) 상의 신호라인들(SL1내지SLm)을 구동하는 데이터 드라이버(32)와, 액정패널(30) 상의 게이트라인들(GL1내지GLn)을 구동하기 위한 게이트 드라이버(34)를 구비하는 본 발명의 실시 예에 따른 액정표시장치가 도시되어 있다.. 액정패널(30)에는 신호라인(SL) 및 게이트라인(GL)에 접속되는 화

소들(31)이 액티브 매트릭스 형태로 배열되게 된다. 화소들(31) 각각은 신호라인 (SL)으로부터의 데이터 전압신호(DVS)에 응답하여 투과광량을 조절하는 액정셀 (Clc)과, 게이트라인(GL)으로부터의 스캐닝신호(SCS)에 응답하여 신호라인(SL)으로 부터 액정셀(Clc)에 공급될 데이터 전압신호(DVS)를 절환하는 TFT(CMN)로 구성되게 된다. 또한, 화소들(31) 각각에는 보조 캐패시터(Cst)가 액정셀(Clc)에 병렬로 접 속되게 된다. 이 보조 캐패시터(Cst)는 액정셀(Clc)에 충전되어진 전압을 완충하 게 된다. 데이터 드라이버(32)는 게이트라인들(GL1내지GLn)이 순차적으로 구동됨 에 따라 신호라인들(SL1내지SLm) 모두에 데이터 전압신호(DVS)를 공급하게 된다. 게이트 드라이버(34)는 스캐닝신호(SCS)를 게이트라인들(GL1내지GLn)에 순차적으로 공급함으로써 게이트라인들(GL1내지GLn)이 수평동기기간씩 순차적으로 인에이블 되 게 한다. 이를 위하여, 제어라인(CL)으로부터의 게이트 스타트 펼스(GSP) 및 게이 트 클럭라인(GCL)으로부터의 게이트 스캔 클럭(GSC)에 응답하는 쉬프트 레지스터 (36)와, 쉬프트 레지스터(36)와 게이트라인들(GL1내지GLn) 사이에 접속되어진 레벨 쉬프터(38)로 구성되게 된다. 쉬프트 레지스터(36)는 제어라인(CL)으로부터의 게 이트 스타트 펄스(GSC)를 n개의 출력단자(QT1내지QTn)들 어느 한 출력단자쪽으로 출력되게 함과 아울러 게이트 스캔 클럭(GSC)에 응답하여 게이트 스타트 펄스(GSP) 를 제1 출력단자(QT1)로부터 제n 출력단자(QTn)쪽으로 순차적으로 이동시키게 된 다. 레벨쉬프터(38)는 쉬프트 레지스터(16)의 출력신호들의 전압레벨을 쉬프트 시 킴으로써 n개의 스캐닝신호(SCS)가 발생되게 한다. 이를 위하여, 레벨쉬프터(38) 는 쉬프트 레지스터(36)의 n개의 출력단자(QT1내지QTn)와 n개의 게이트라인(GL) 사

이사이에 각각 접속됨과 아울러 제1 및 제2 전압라인(FVL,SVL)으로부터의 저전위 및 고전위 게이트 전압들(Vg1,Vgh)을 절환하기 위한 n개의 제어용 스위치(39)로 구성되게 된다. 제어용 스위치(39)는 쉬프트 레지스터(36)의 출력단자(QT)로부터의 논리상태에 따라 저전위 및 고전위 게이트 전압들(Vg1,Vgh)중 어느 하나를 선택적으로 게이트라인(GL)에 공급하게 된다. 이에 따라, n개의 스캐닝신호들(SCS) 중어느 하나만이 고전위 게이트 전압(Vgh)을 가지게 된다. 이 고전위 게이트 전압(Vgh)이 인가되는 게이트라인(GL) 상의 TFT(CMN)이 턴-온(Turn-On) 되게 되고, TFT(CMN)가 턴-온 되는 기간동안 액정셀(Clc)은 테이터 전압신호(DVS)를 충전하게 된다. 제어용 스위치들(39) 각각은 저전위 및 고전위 게이트 전압들(Vg1,Vgh)을 동작전압으로 하는 버퍼로 대치될 수도 있다.

또한, 본 발명에 따른 액정표시장치는 제1 전압라인(FVL)에 접속되어진 저전위 게이트전압 발생기(40)와, 고전위 게이트전압 발생기(42)를 추가로 구비한다. 저전위 게이트 전압 발생기(40)는 전압레벨이 일정하게 유지되는 저전위 게이트전압(Vg1)을 발생하여 제1 전압라인(FVL)에 접속되어진 n개의 제어용 스위치(39)에 공급하게 된다. 저전위 게이트전압 발생기(40)에서 발생되는 저전위 게이트 전압(Vg1)는 일정한 주기의 펄스신호와 같은 교류신호의 형태를 가질 수도 있다. 고전위 게이트전압 발생기(42)는 교류신호와 같이 수평동기신호의 주기마다 일정한 형태로 변화하는 고전위 게이트전압(Vgh)을 발생하게 된다. 이 고전위 게이트전압(Vgh)은 점진적으로 완만하게 변하는 폴링에지를 가지게 된다. 고전위 게이트전압(Vgh)의 폴링에지는 도2a 에서와 같은 선형함수의 형태로 변하거나, 도2B 와 같은

지수함수의 형태로 변하거나, 또는 도2C 에 도시된 바와 같은 램프함수의 형태로 변하게 된다. 이러한 고전위 게이트전압(Vgh)을 발생하기 위하여, 고전위 게이트 전압 발생기(42)는 고전위 전압(VDD)을 발생하는 고전위 전압 발생기(44)와, 고전 위 전압 발생기(44) 및 제2 전압라인(SVL) 사이에 접속되어진 전압조절기(46)와, 전압조절기(46)의 레벨 조정 타이밍을 제어하기 위한 타이밍 제어기(48)로 구성되 고전위 전압 발생기(44)는 일정한 전압레벨을 안정되게 유지하는 직류 게 된다. 형태의 고전위 전압(VDD)을 전압조절기(46)에 공급하게 된다. 전압조절기(46)는 고전위 전압(VDD)을 제2 전압라인(SVL)에 접속되어진 n개의 제어용 스위치들(39) 쪽으로 주기적으로 전송함과 아울러 고전위 전압(VDD)이 차단될 때 제2 전압라인 (SVL)에 공급되는 전압이 도2a 내지 도2c에 도시된 바와 같은 함수 형태들중 어느 한 형태로 낮아지게 한다. 제2 전압라인(SVL) 상의 전압신호의 폴링에지를 완만하 게 변화시키기 위하여, 전압조절기(46)는 액정패널(30)의 게이트라인(GL)에 존재하 게 되는 기생 저항(Rp) 및 기생 캐패시터(Cp)를 이용할 수도 있다. 타이밍 제어기 (48)는 동기제어라인(HCL)으로부터의 수평동기신호(HS)와 데이터클럭라인(DCL)으로 부터의 데이터클럭(DCLK)에 응답하여 전압조절기(46)의 전압절환시점과 전압조절시 점들을 결정하게 된다. 이를 위하여, 타이밍 제어기(48)는 수평동기신호(HS)에 의 해 초기화됨과 아울러 데이터클럭(DCLK)을 카운트하는 카운터(도시하지 않음)와, 이 카운터의 출력신호들을 논리조합함으로써 전압조절기(46)를 제어하는 논리조합 부(도시하지 않음)로 구성될 수 있다.

이와 같이, 제2 전압라인(SVL) 상의 고전위 게이트 전압(Vgh)이 교류 형태로

변함과 아울러 완만하게 감소되는 폴링에지를 가지게 됨으로써 액정패널(30)의 게이트라인(GL)에 공급되는 스캐닝신호(SCS)의 폴링에지가 완만하게 변하게 된다.화소(31)에 포함되어진 TFT(CMN)은 게이트라인(GL)으로부터의 스캐닝신호(SCS)의전압이 자신의 문턱전압 이하로 떨어질 때까지 턴-온 되게 된다. 이 때, 액정셀(Clc)에 충전되어진 전하가 게이트라인(GL)쪽으로 펌핑되나 신호라인(SL)으로부터 TFT(CMN)을 경유하는 데이터 전압신호(DVS)에 의하여 충분한 전하가 액정셀(Clc)에 충전되게 된다. 이에 따라, 액정셀(Clc)에 충전되어진 전압은 떨어지지 않게 된다. 게이트라인(GL)상의 스캐닝신호(SCS)의 전압이 TFT(CMN)의 문턱전압 이하로 떨어지는 경우에 게이트라인(GL)에서의 전압변동량이 최대 TFT(CMN)의 문턱전압이므로 액정셀(Clc)로부터 게이트라인(GL)쪽으로 펌핑되는 전하량은 매우 적게 된다.이 결과, 피드 트로우 전압(△Vp)이 충분하게 역압되게 된다.

도5 는 본 발명의 다른 실시 예에 따른 액정표시장치를 개략적으로 도시한다. 도5 의 액정표시장치에서는 전압조절기(46)가 액정패널(30)의 게이트라인(GL)의 기생저항(Rp) 및 기생 캐패시터(Cp)를 이용하여 고전위 게이트 전압(Vgh)의 폴립에지와 스캐닝신호(SCS)의 폴립에지를 지수함수 형태로 변화시키게 된다. 도5의 액정표시장치에는, 액정패널(30) 상의 게이트라인(GL)을 구동하기 위한 게이트 드라이버(34)가 포함되게 된다. 액정패널(30)은 신호라인(SL) 및 게이트라인(GL)과에 접속되는 화소(31)를 포함한다. 화소(31)는 신호라인(SL)으로부터의 데이터 전압신호(DVS)에 응답하여 투과광량을 조절하는 액정셀(C1c)과, 게이트라인(GL)으로부터의 스캐닝신호(SCS)에 응답하여 신호라인(SL)으로부터 액정셀(C1c)에 공급될

데이터 전압신호(DVS)를 절환하는 TFT(CMN)로 구성되게 된다. 또한, 화소(31)에는 보조 캐패시터(Cst)가 액정셀(Clc)에 병렬로 접속되게 된다. 게이트 드라이버 (34)는 제어라인(CL)으로부터의 게이트 스타트 펄스(GSP) 및 게이트 클럭라인(GCL) 으로부터의 게이트 스캔 클럭(GSC)에 응답하는 쉬프트 레지스터 셀(36A)과. 쉬프트 레지스터 셀(36A)과 게이트라인(GL1) 사이에 접속되어진 제어용 스위치(39)로 구성 되게 된다. 쉬프트 레지스터 셀(36A)은 도6 에서와 같은 게이트스캐닝클릭(GSC)의 상숭에지에서 도6 에서와 같은 게이트 스타트 펄스(GSP)름 출력단자(QT)쪽으로 출 력되게 한다. 제어용 스위치(39)는 쉬프트 레지스터 셀(36A)의 출력신호의 논리상 태에 따라 저전위 및 고전위 게이트 전압들(Vgl, Vgh)중 어느 하나를 선택적으로 게 이트라인(GL)에 공급하게 된다. 이에 따라, 게이트라인(GL)에는 저전위 게이트 전 압 또는 고전위 게이트 전압(Vgh)을 가지는 스캐닝신호(SCS)가 나타나게 된다. 를 상세히 하면, 제어용 스위치(39)는 쉬프트 레지스터 셀(36A)의 출력신호가 하이 논리를 가지는 경우에 고전위 게이트 전압(Vgh)이 게이트라인(GL)에 공급되게 하는 반면에 쉬프트 레지스터 셀(36A)의 출력신호가 로우논리를 가지는 경우에 저전위 게이트 전압(Vg1)이 게이트라인(GL)에 공급되게 한다. 도6 에 도시된 "SCSn"은 다 음의 게이트라인에 공급되는 스캐닝신호의 파형을 나타낸다.

또한, 본 발명의 다른 실시 예에 따른 액정표시장치는 제1 전압라인(FVL)에 접속되어진 저전위 게이트전압 발생기(40)와, 고전위 게이트전압 발생기(42)를 추가로 구비한다. 저전위 게이트 전압 발생기(40)는 전압레벨이 일정하게 유지되는 저전위 게이트전압(Vgl)을 제1 전압라인(FVL)에 접속되어진 n개의 제어용 스위치

(39)에 공급하게 된다. 고전위 게이트전압 발생기(42)는 도6 에 도시된 바와 같이 주기적으로 변하는 고전위 게이트전압(Vgh)을 발생하게 된다. 이 고전위 게이트전 압(Vgh)의 폴링에지는 지수함수의 형태로 완만하게 떨어진다. 이러한 고전위 게이 트전압(Vgh)을 발생하기 위하여, 고전위 게이트 전압 발생기(42)는 고전위 전압 (VDD)을 발생하는 고전위 전압 발생기(44)와, 고전위 전압 발생기(44) 및 제2 전압 라인(SVL) 사이에 접속되어진 전압조절기(46)로 구성되게 된다. 고전위 전압 발생 기(44)는 일정한 전압레벨을 안정되게 유지하는 직류 형태의 고전위 전압(VDD)을 전압조절기(46)에 공급하게 된다. 전압조절기(46)는 제2 전압라인(SVL)을 고전위 전압 발생기(44)와 기저전압라인(GVL)에 교번적으로 접속시킴으로써 제2 전압라인 (SVL) 상에 도6 에서와 같은 고전위 게이트 전압(Vgh)이 발생되게 한다. 하여, 전압조절기(46)는 게이트스캐닝클럭(GSC)에 응답하는 2접점 제어용 스위치 (50)를 구비한다. 2접점 제어용 스위치(50)는 게이트스캐닝클럭(GSC)의 하이논리 구간에서는 제2 전압라인(SVL)을 고전위 전압 발생기(44)에 접속시킴으로써 제2 전 압라인(SVL) 및 게이트라인(GL) 상에 고전위 전압(VDD)이 나타나게 한다. 게이트 스캐닝클럭(GSC)이 하이논리에서 로우논리로 천이 되는 경우, 2접점 제어용 스위치 (50)는 제2 전압라인(SVL)을 기저전압라인(GVL)에 접속시킴으로써 제2 전압라인 (SVL) 및 게이트라인(GL) 상의 전압이 고전위 전압레벨(VDD)로부터 지수함수의 형 태로 떨어지게 한다. 이때, 제2 전압라인(SVL) 및 게이트라인(GL) 상의 전압이 기 생저항(Rp) 및 기생 캐패시터(Cp)의 시정수에 따라 기저전압라인(GVL)쪽으로 방전 됨으로서 고전위 게이트 전압(Vgh)과 스캐닝신호(SCS)의 폴링에지는 도6 에서와 같

이 지수함수 형태로 완만하게 변하게 된다. 이에 따라, 화소(31)에 포함되어진 TFT(CMN)은 게이트라인(GL)으로부터의 스캐닝신호(SCS)의 전압이 자신의 문턱전압이하로 떨어질 때까지 턴-온 되게 된다. 이 때, 액정셀(Clc)에 충전되어진 전하가게이트라인(GL)쪽으로 펌핑되나 신호라인(SL)으로부터 TFT(CMN)을 경유하는 데이터전압신호(DVS)에 의하여 충분한 전하가 액정셀(Clc)에 충전되게 된다. 이 결과,액정셀(Clc)에 충전되어진 전압은 떨어지지 않게 된다. 게이트라인(GL)상의 스캐닝신호(SCS)의 전압이 TFT(CMN)의 문턱전압 이하로 떨어지는 경우에 게이트라인(GL)에서의 전압변동량이 최대 TFT(CMN)의 문턱전압이므로 액정셀(Clc)로부터 게이트라인(GL)쪽으로 펌핑되는 전하량은 매우 적게 된다. 이 결과,피드 트로우 전압(△Vp)이 충분하게 억압되게 된다. 나아가,화소(31)에 의해표시되는 화점에서는 플리커 및 잔상이 발생되지 않게 된다.

도7 은 본 발명의 또 다른 실시 예에 따른 액정표시장치를 개략적으로 도시한다. 도7 의 액정표시장치는 전압조절기(46)가 2접점 제어용 스위치(50)와 기저전압라인(GVL) 사이에 저항(R1) 및 캐패시터(C1)의 병렬회로를 더 구비하는 것을 제외하고는 도5 의 액정표시장치와 동일한 회로구성을 가지게 된다. 저항(R1) 및 캐패시터(C1)는 제2 전압라인(SVL) 및 게이트라인(GL) 상의 전압이 기저전압라인(GVL) 쪽으로 방전되는 경우에 시정수를 증가시키게 된다. 이에 따라, 제2 전압라인(SVL) 상의 고전위 게이트 전압(Vgh)의 폴링에지는 도8 에서와 같이 라이징에지보다 더 완만하게 되게 된다. 이와 더불어, 게이트라인(GL) 상의 스캐닝신호(SCS)의 폴링에지도 도8 에서와 같이 라이징에지보다 더 완만하게 변한다. 저항(R1)과

캐패시터(C1)는 필요에 따라 어느 하나만 사용될 수도 있다. 이렇게 고전위 게이트 전압(Vgh) 및 스캐닝신호(SCS)의 폴링에지들이 라이징에지들보다 더 완만하게조절됨으로써 액정표시장치는 피드 트로우 전압(△Vp)을 충분하게 억제할 수 있음과 아울러 응답속도가 빨라지게 된다.

도9 은 본 발명의 또 다른 실시 예에 따른 액정표시장치를 개략적으로 도시 하다. 도9 의 액정표시장치는 전압조절기(46)가 2접점 제어용 스위치(50) 대신에 고전위 전압 발생기(44) 및 제2 전압라인(SVL) 사이에 접속되어진 1접점 제어용 스 위치(52)와, 제2 전압라인(SVL) 및 기저전압라인(GVL) 사이에 접속되어진 TFT(MN) 을 구비하는 것을 제외하고는 도5 의 액정표시장치와 동일한 회로구성을 가지게 된 다. 1접점 제어용 스위치(52)와 TFT(MN)은 게이트스캐닝클럭(GSC)의 논리상태에 따라 상호보완적으로 턴-온 되게 된다. 이를 상세히 하면, 1접점 제어용 스위치 (52)는 게이트스캐닝클럭(GSC)이 하이논리를 유지하는 기간동안 턴-온 되게 되고, 반면에 TFT(MN)는 게이트스캐닝클럭(GSC)이 로우논리를 유지하는 기간동안 턴-온 되게 된다. TFT(MN)는 게이트스캐닝클럭(GSC)에 의해 제2 전압라인(SVL) 및 게이 트라인(GL)에 방전통로를 제공함으로써 고전위 게이트 전압(Vgh) 및 스캐닝신호 (GL)의 폴링에지들이 지수함수의 형태로 변하게 한다. 또한, TFT(MN)는 턴-온 시 의 나타나게 되는 저항성분 및 캐패시터성분에 의해 제2 전압라인(SVL) 및 게이트 라인(GL) 상의 전압이 기저전압라인(GVL) 쪽으로 방전되는 경우에 시정수를 증가시 키게 된다. 이에 따라, 제2 전압라인(SVL) 상의 고전위 게이트 전압(Vgh)의 폴링 에지는 도8 에서와 같이 라이징에지 보다 더 완만하게 되게 된다. 이와 더불어,

게이트라인(GL) 상의 스캐닝신호(SCS)의 폴링에지도 도8 에서와 같이 라이징에지보다 더 완만하게 변한다. 이렇게 고전위 게이트 전압(Vgh) 및 스캐닝신호(SCS)의 폴링에지들이 라이징에지들 보다 더 완만하게 조절됨으로써 액정표시장치는 피드트로우 전압(△Vp)을 충분하게 억제할 수 있음과 아울러 응답속도가 빨라지게 된다. TFT(MN)는 저항성분의 저항값 및 캐패시터성분의 용량값이 적절하게 설정되게 끔적절한 채널폭을 가지게 된다. 나아가, TFT(MN)과 기저전압라인(GVL) 사이에는 시정수를 좀 더 증가시키기 위한 저항 및/또는 캐패시터가 부가될 수도 있다.

도10 은 본 발명의 또 다른 실시 예에 따른 액정표시장치를 개략적으로 도시한다. 도10 의 액정표시장치는 TFT(MN) 대신에 저항(R2)가 제2 전압라인(SVL) 및 기저전압라인(GVL) 사이에 접속되어진 것을 제외하고는 도9 의 액정표시장치와 동일한 회로구성을 가지게 된다. 저항(R2)은 1접점 제어용 스위치(52)는 게이트스캐닝클럭(GSC)의 하이논리에 의해 턴-온 될 경우에는 제2 전압라인(SVL) 및 게이트라인(GL)에 충전되어질 전압의 누설을 방지하게 된다. 이와는 달리, 1접점 제어용스위치(52)가 턴-오프 될 경우, 저항(R2)는 제2 전압라인(SVL) 및 게이트라인(GL)상의 전압이 기저전압라인(GVL) 쪽으로 방전되는 시간이 길어지게 함으로써 고전위게이트 전압(Vgh) 및 스캐닝신호(GL)의 폴링에지들이 지수함수의 형태로 완만하게 변화시킨다. 다시 말하여, 저항(R2)는 1접점 제어용 스위치(52)가 턴-온 되는 경우에 제2 전압라인(SVL) 및 게이트라인(GL)의 시정수를 증가시키게 된다. 이에 따라, 제2 전압라인(SVL) 상의 고전위 게이트 전압(Vgh)의 폴링에지는 도8 에서와 같이 라이징에지 보다 더 완만하게 되게 된다. 이와 더불어, 게이트라인(GL) 상의

스캐닝신호(SCS)의 폴링에지도 도8 에서와 같이 라이징에지 보다 더 완만하게 변한다. 이렇게 고전위 게이트 전압(Vgh) 및 스캐닝신호(SCS)의 폴링에지들이 라이징에지들 보다 더 완만하게 조절됨으로써 액정표시장치는 피드 트로우 전압(△Vp)을 충분하게 억제할 수 있음과 아울러 응답속도가 빨라지게 된다.

또한, 도5, 도7, 도9 및 도10 에 도시되어진 실시 예의 액정표시장치에서는 게이트스캐닝클럭(GSC)에 의해서 전압조절기(46)의 절환동작이 제어됨으로써 도4에서의 타이밍제어기(48)이 제거되게 된다. 이 결과, 도5, 도7, 도9 및 도10 에 도시되어진 실시 예들의 액정표시장치들에서는 회로구성이 더욱 더 간소화 된다.이와 더불어, 도5, 도7, 도9 및 도10 에 도시되어진 실시 예들의 액정표시장치들에서는 게이트스캐닝클럭(GSC)의 충격계수가 50% 인 것으로 표현되어 있으나 액정셀에 전압이 충분하게 충전될 수 있는 범위내에서 적절하게 조절될 수 있다.

【발명의 효과】

상술한 바와 같이, 본 발명에 따른 액정표시장치에서는 게이트 드라이버의 레벨쉬프터에 고전위 게이트 전압이 교류 형태로 공급됨으로써 스캐닝신호의 폴링에지가 선형, 지수 또는 램프 함수들 중 어느 한 형태로 변하게 한다. 이에 따라, 본 발명에 따른 액정표시장치에서는 피드 트로우 전압(△Vp)이 충분하게 억압되게되고, 나아가 플리커 및 잔상이 발생되지 않게 된다. 이와 더불어, 본 발명에 따른 액정표시장치에서는 회로구성이 매우 간소화 되게 된다.

또한, 본 발명에 따른 액정표시장치에서는 고전위 게이트 전압의 폴링에지가 라이징에지 보다 완만하게 변하게 됨으로써 게이트라인에 공급되어질 스캐닝신호의 폴링에지가 라이징에지 보다 완만하게 변하게 된다. 이에 따라, 본 발명에 따른 액정표시장치에서는 플리커 및 잔상이 발생되지 않게 됨은 물론이거니와 응답속도가 빨라지게 된다.

이상 설명한 내용을 통해 당업자 라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아 니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

【특허청구범위】

【청구항 1】

게이트전국 및 제1 전국과 화소전국에 접속되어진 제2 전국을 가지는 스위치 트랜지스터를 각각 포함함과 아울러 매트릭스 형태로 배열되어진 다수의 화소들과;

상기 다수의 트랜지스터들중 하나와 연관되어진 상기 제2 전국에 각각 접속되는 다수의 데이터신호라인들과;

상기 다수의 트랜지스터들중 하나와 연관되어진 상기 계이트전국에 접속되어 진 다수의 게이트신호라인들과;

상기 다수의 게이트신호라인들과 접속되고, 제1 및 제2 전압를 입력하고, 그리고 상기 게이트신호라인들이 순차적으로 구동되게끔 상기 제1 및 제2 전압들중 어느 하나를 출력하는 게이트 드라이버를 구비하는 것에 있어서;

상기 제1 전압이 연속된 게이트신호라인이 활성화되기 전에 변하는 것을 특징으로 하는 액정표시장치.

【청구항 2】

제 1 항에 있어서,

상기 제1 전압은 상기 연속된 게이트신호라인이 활성화되기 전에 강하되는 것을 특징으로 하는 액정표시장치.

【청구항 3】

제 1 항에 있어서,

상기 제1 전압은 지수함수적으로 강하되는 것을 특징으로 하는 액정표시장

치.

【청구항 4】

제 1 항에 있어서,

상기 제1 전압이 선형적으로 강하되는 것을 특징으로 하는 액정표시장치.

【청구항 5】

제 1 항에 있어서,

상기 제1 전압이 계단 형태로 강하되는 것을 특징으로 하는 액정표시장치.

【청구항 6】

제 1 항에 있어서.

상기 제1 전압의 최소값이 상기 제2 전압의 최대값 보다 높은 것을 특징으로 하는 액정표시장치

【청구항 7】

게이트라인 및 신호라인과의 교차점에 위치함과 아울러 상기 게이트라인 및 상기 신호라인에 접속되어진 박막트랜지스터를 가지는 화소와, 상기 게이트라인에 접속됨과 아울러 쉬프트 레지스터를 가지는 게이트 드라이버를 구비하는 액정표시 장치를 구동하는 방법에 있어서,

제1 전압과 주기적으로 변하는 제2 전압을 입력하는 단계와;

스위치소자를 경유하여 상기 게이트라인에 상기 제2 전압을 공급하는 단계 와;

상기 스위치를 경유하여 상기 게이트라인에 상기 제1 전압을 공급하는 단계

를 포함하고;

상기 스위치소자가 상기 쉬프트레지스터에 의해 제어되고 더불어 제2 전압의 최소값이 상기 제1 전압의 최대값 보다 높은 것을 특징으로 하는 액정표시장치 구 동방법.

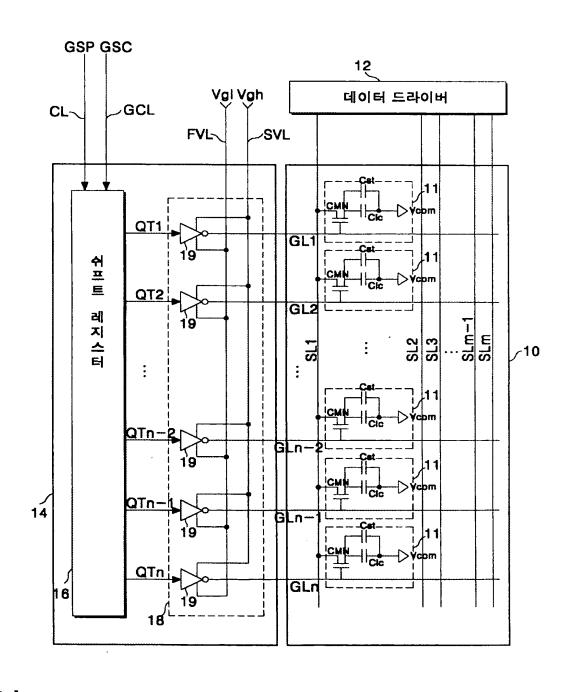
【청구항 8】

제 7 항에 있어서,

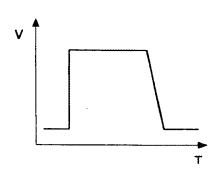
상기 제1 전압은 상기 게이트라인에 접속되어진 상기 박막 트랜지스터가 턴-오프된 기간동안 상기 게이트라인에 공급되는 것을 특징으로 하는 액정표시장치 구동방법.

【도면】

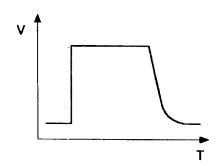
[도 1]



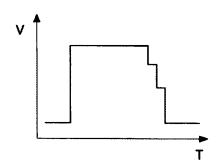
[도 2a]



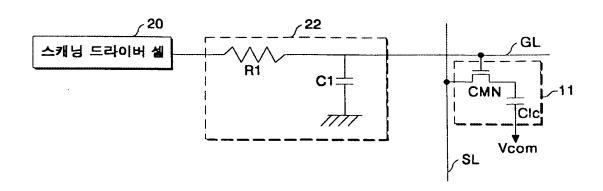
[도 2b]



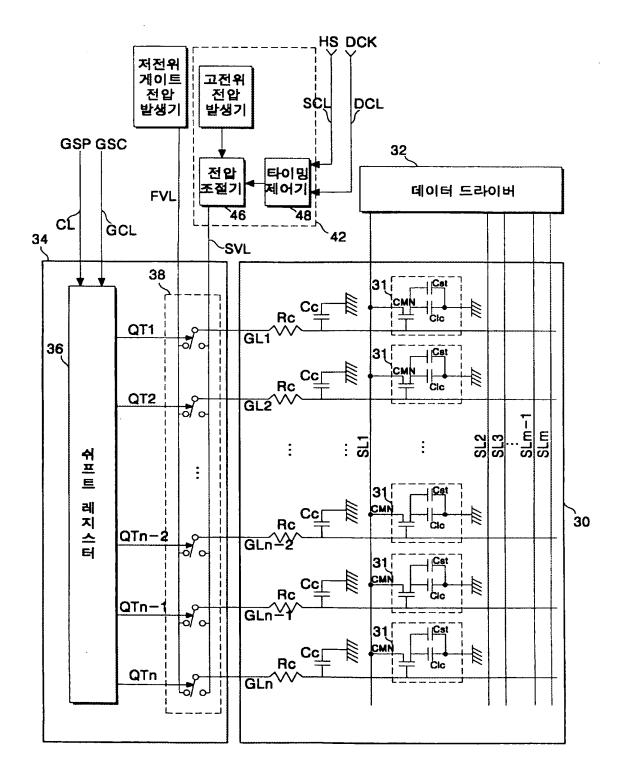
[도 2c]



[도 3]

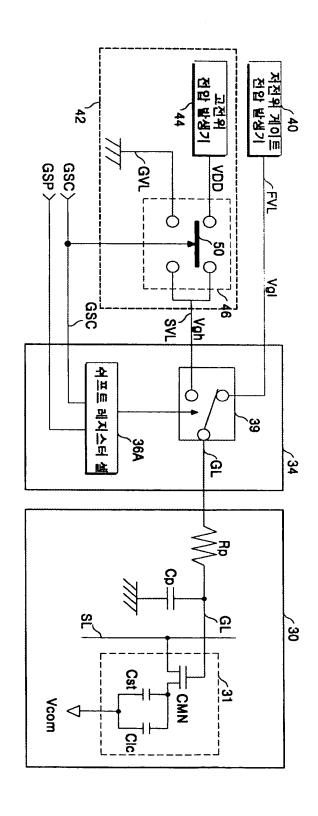


[도 4]

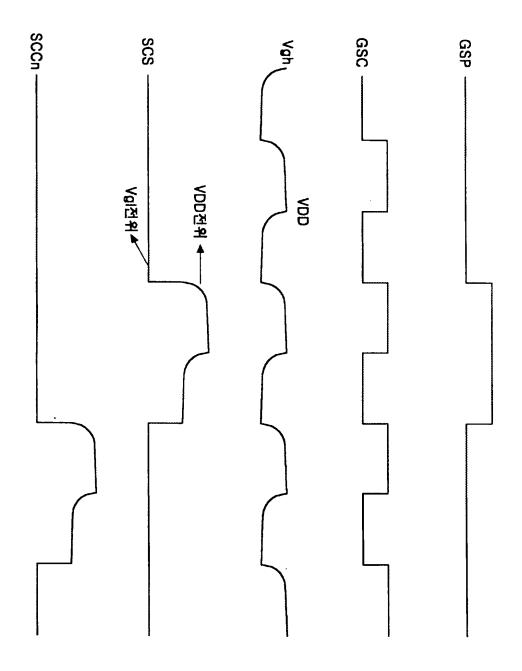


[도 5]

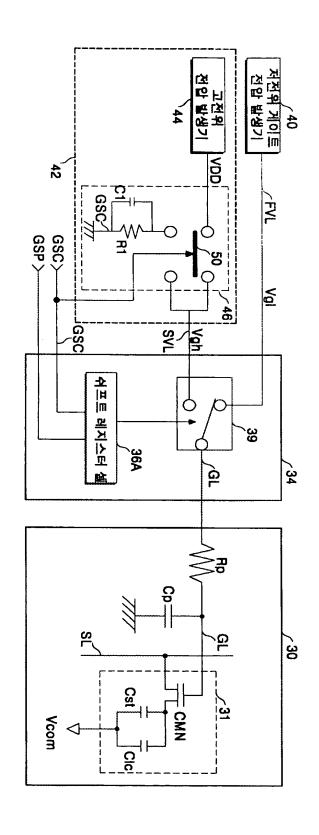
The State of the Asset of the A



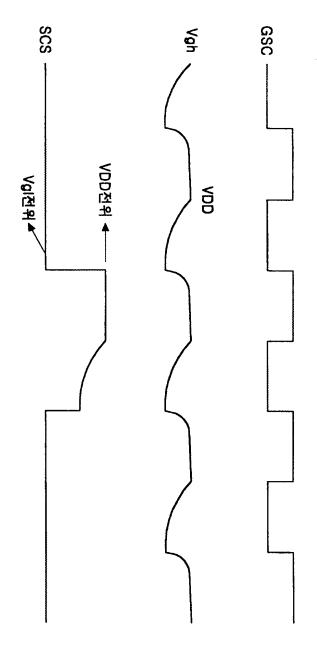
[도 6]



[도 7]



[도 8]

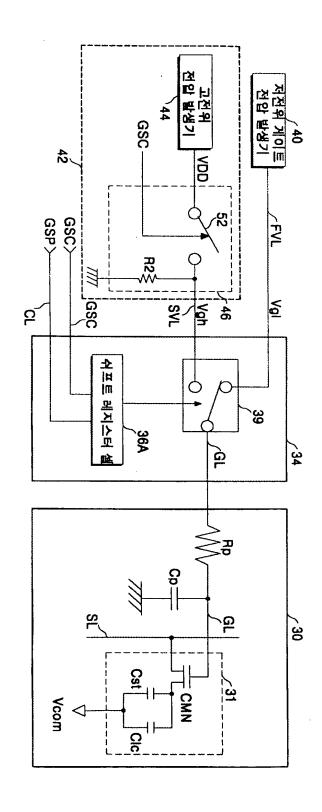


[도 9]

GSC-**4** GSC> <u>√</u> SVL **ل**ر 쉬프트 레지스터 설 <u>36A</u> હિ 34 30 Vcom

[도 10]

1 9. 3. M



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

BLACK BORDERS

IMAGE CUT OFF AT TOP, BOTTOM OR SIDES

FADED TEXT OR DRAWING

BLURRED OR ILLEGIBLE TEXT OR DRAWING

SKEWED/SLANTED IMAGES

COLOR OR BLACK AND WHITE PHOTOGRAPHS

GRAY SCALE DOCUMENTS

LINES OR MARKS ON ORIGINAL DOCUMENT

REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY

OTHER:

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.